

# Note d'application

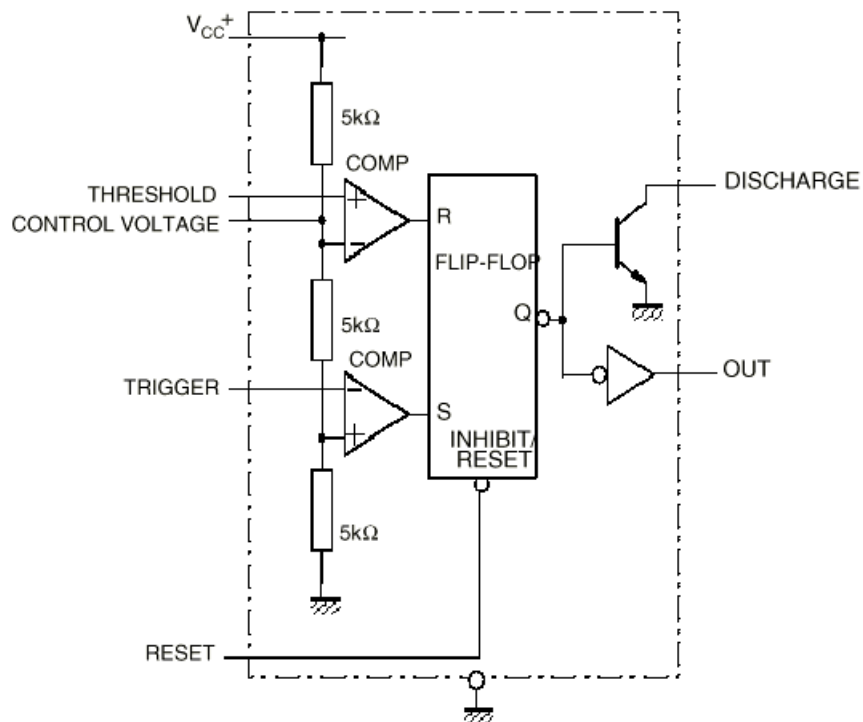
*Monostable, Astable NE555, NE556*

## **Dolphin Integration**

8 chemin des Clos  
BP 65  
38242 MEYLAN CEDEX  
France  
Tel : (33) 4 76 41 10 96  
Fax : (33) 4 76 90 29 65  
E-mail : [solution@dolphin.fr](mailto:solution@dolphin.fr)  
Web-site : <http://www.dolphin.fr>

## Description

Les circuits intégrés NE555 et NE556 sont des monostables de longue durée qui permettent la réalisation de temporisateurs allant de quelques microsecondes à quelques heures. Ils peuvent également être utilisés en astables, pour générer des signaux à fréquence et rapport cyclique variables. Le NE556 est composé de deux NE555.



(d'après documentation Texas Instrument)

La comparaison des signaux d'entrées se fait avec les valeurs  $\frac{1}{3}V_{CC}$ ,  $\frac{2}{3}V_{CC}$ , fixées par le pont de référence. Dans le modèle, les comparateurs sont rédigés à l'aide de sources de tensions conditionnelles. Une source de courant remplace le transistor pour la décharge du condensateur. Le modèle est le suivant :

```
.SUBCKT NE555 CVOLT DIS ALIMN OUT CLR THR TRIG ALIMP

/*RESISTANCE DE DECOUPLAGE DES ALIMENTS ET DU RESET*/
RIEN1 ALIMP VP 0.001
RIEN2 ALIMN G 0.0000001
RIEN3 CLR NCLR 0.001
RIEN4 BASE2 G 10000

/*SORTIE VERS CONTROL VOLTAGE*/
RCVOLT N1 CVOLT 1u

/*ENTREE DES COMPAREURS*/
RTRIG TRIG G 1E11
RTHR THR G 1E11

/*PONT DE REFERENCE*/
R1 VP N1 5000
```

```

R2 N1 N2 5000
R3 N2 G 5000

/*COMPARATEURS*/
ETHR NR 0 IF { V(THR) > V(N1)} THEN {5} ELSE {0}
ETRIG NS 0 IF { V(TRIG) < V(N2)} THEN {5} ELSE {0}

/*DECHARGE DE LA CAPA EXTERNE*/
RDIS DIS DIS2 1
GDIS DIS2 G IF {V(BASE2)>2.5} THEN {V(DIS,G)/0.1} ELSE
{V(DIS,G)/1000000}

/*SORTIE*/
N0 IOUT G VP INE555
RINT IOUT G 10k
VOUT FOUT OUT 0
EOUT FOUT G VALUE { V(IOUT)-I(VOUT)}

>>> VERILOG

BRS g1(BASE, NS, NR, RESET);
not #(15,15) NOT1(RESET, NCLR);
not #(20,20) NOT2(BASE2, BASE);
buf #(4,4) BUF(IOUT , BASE);

>>> SPICE

.ENDS

```

La bascule RS qui gère les basculements de la sortie (et de la décharge) est décrite par une primitive VERILOG :

```

primitive BRS(q,s,r,reset);
output q; reg q;
input s, r, reset;

table
//  s      r      reset : q      : q+
?      ?      1      : ?      : 0 ;
0      0      0      : ?      : - ;
0      1      0      : ?      : 0 ;
1      0      0      : ?      : 1 ;
1      1      0      : ?      : x ;

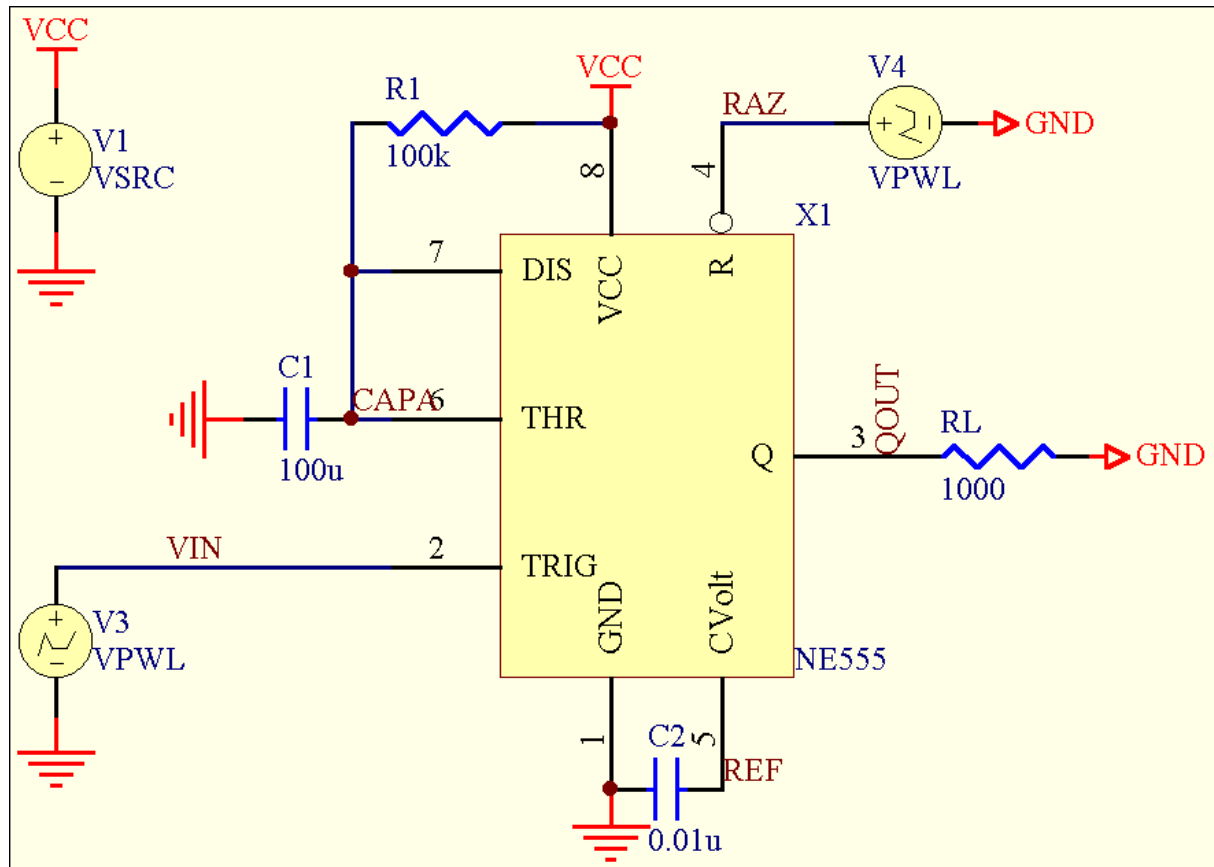
endtable
endprimitive

```

Comme toutes les bascules, il est nécessaire de prévoir une période d'initialisation, ou une impulsion sur le **reset**, pour s'assurer du bon fonctionnement de cette dernière.

Si ce composant peut être utilisé dans des applications plus ou moins détournées, comme la démodulation à largeur d'impulsion, son utilisation principale se fait en tant que monostable ou astable (horloge).

## Montage en Monostable :



La largeur de l'impulsion de sortie est donnée par la relation :

$$\Delta T = 1.2 * R.C$$

Dans ce cas :

$$\Delta T = 1,2 * 100.10^{-6} * 100000 = 12 \text{ s}$$

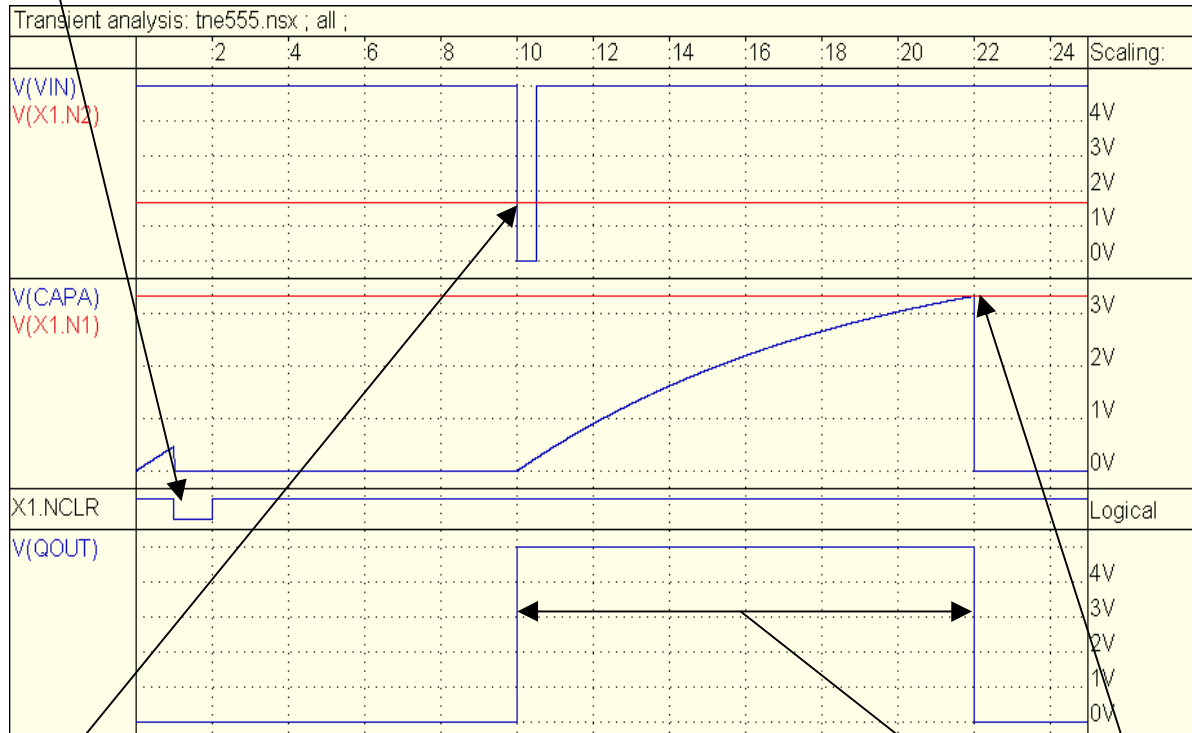
Le circuit déclenche sur une impulsion « inversée », lorsque VIN part de VCC et passe en dessous du seuil de  $\frac{1}{3}$  VCC. L'alimentation peut varier jusqu'à 18V comme le précise le constructeur.

### Remarque :

- Utiliser l'algorithme "2" pour faire converger le calcul du point de repos.
- Le modèle est simulé plus facilement avec les algorithmes EULER ou TRAPEZE.

## Simulation :

L'impulsion sur le RAZ permet la décharge de la capacité, le monostable se bloque dans sa position d'équilibre, en attente d'une impulsion sur l'entrée TRIG.

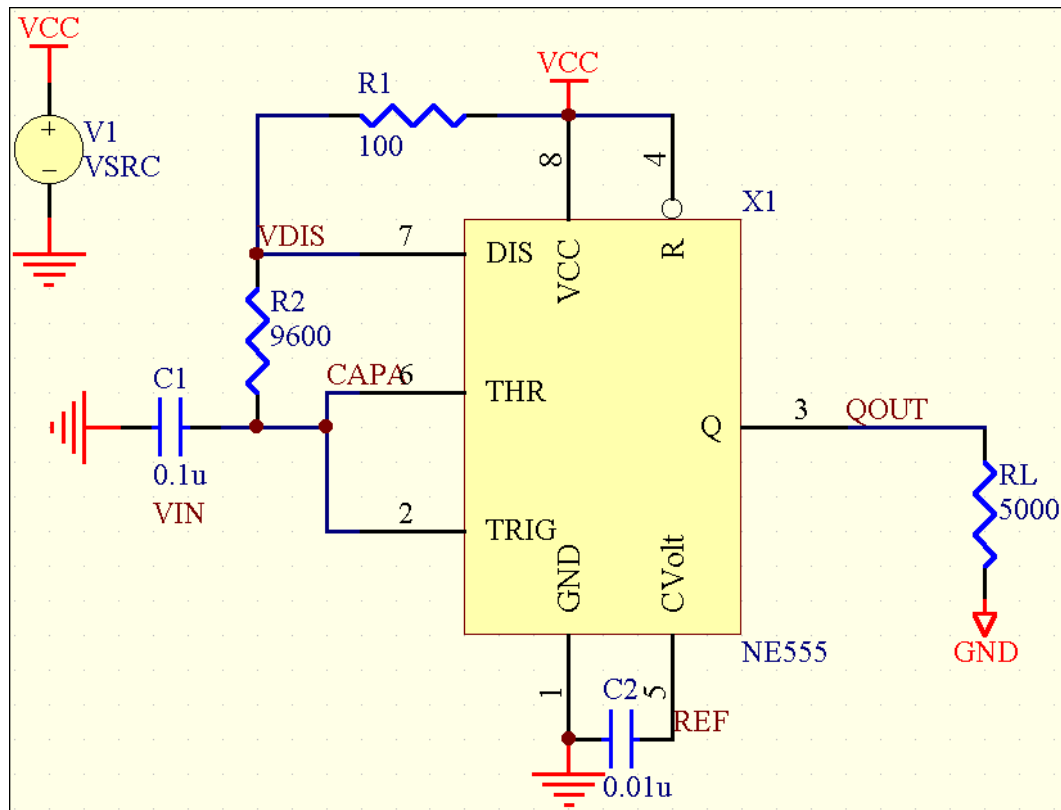


Le monostable se déclenche lorsque le potentiel V(TRIG) passe en dessous du seuil :  $V_{(X1.N2)} = \frac{1}{3} * 5V = 1,66V$

La durée de l'impulsion de sortie est bien de 12 secondes comme indiquée par la formule du constructeur. Cette durée est obtenue par la charge du condensateur au travers de la résistance externe, jusqu'au seuil  $\frac{2}{3}VCC$  ( $V_{(X1.N1)} = \frac{2}{3} * 5V = 3.3V$ ).

## Montage en Astable

Le NE555 peut également servir de timer de précision en le câblant comme suit :



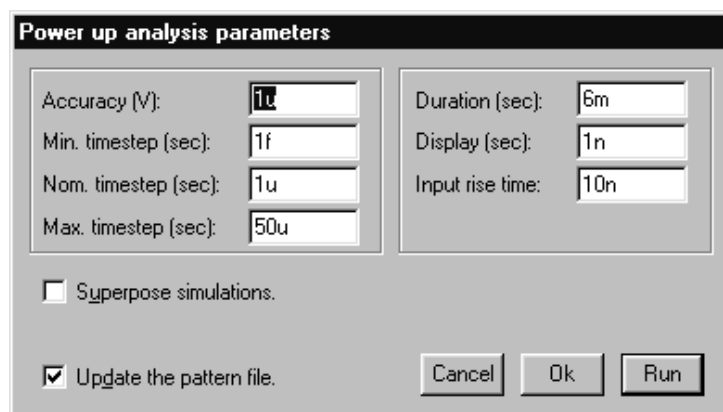
Le condensateur se charge au travers de  $R_1 + R_2$  et se décharge à travers  $R_2$ .  
La fréquence du signal de sortie est donnée par :

$$F = \frac{1.44}{(R_1 + 2R_2) * C}$$



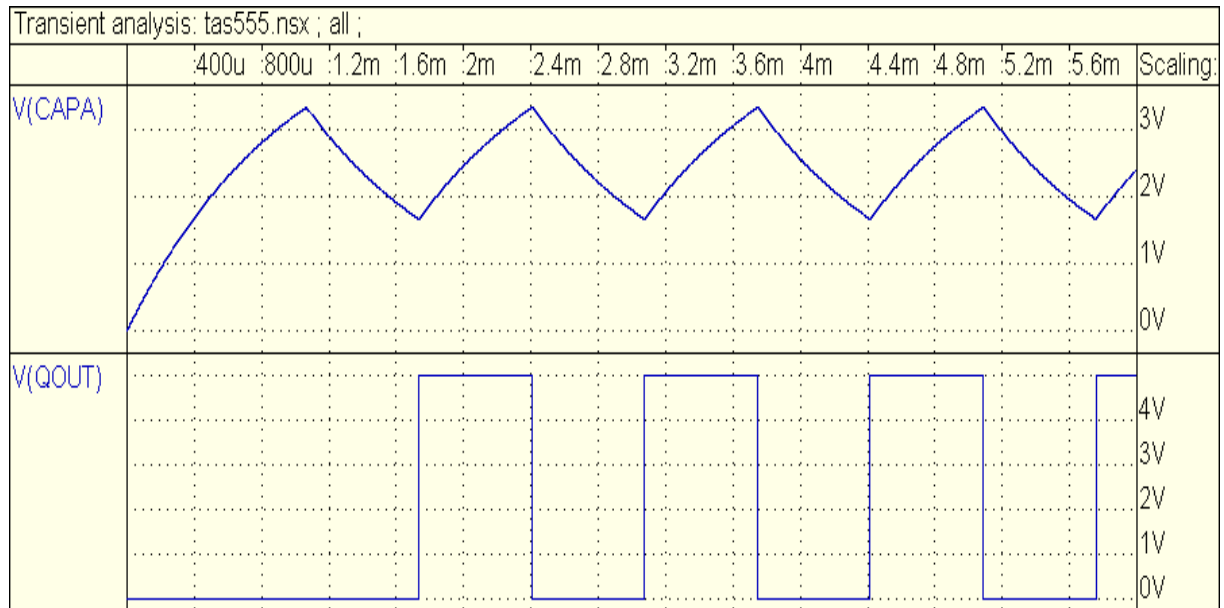
**Remarque :**

Comme pour beaucoup d'oscillateurs où l'état d'origine est difficile à connaître, il est conseillé de faire une analyse **POWER-UP**. Cette dernière permet de lever toute ambiguïté sur la tension aux bornes de la capacité et l'état du circuit au temps  $t = 0$  de la simulation.



De même que pour l'utilisation en monostable, il est préférable de sélectionner l'une des méthodes EULER, TRAPEZ ou BDF, plus faciles à faire converger.

La simulation donne les tracés suivants :



Le potentiel du condensateur ( entrée TRIG et THR ) oscille entre les deux seuils  $\frac{1}{3}V_{CC}$  et  $\frac{2}{3}V_{CC}$  fixés par le pont résistance interne.

Dans tous les cas, un écart de temps peut se produire par rapport à la formule théorique, il est dû aux courants de repos que peuvent absorber les entrées TRIG et THR.